

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2003-107340
(P2003-107340A)

(43) 公開日 平成15年4月9日(2003.4.9)

(51) Int.Cl. ⁷	識別記号	F I	テーマコード [*] (参考)
G 0 2 B 7/34		G 0 1 C 3/06	V 2 F 1 1.2
G 0 1 C 3/06		G 0 3 B 7/08	2 H 0 0 2
G 0 3 B 7/08		H 0 4 N 5/335	Z 2 H 0 1 1
13/36		G 0 2 B 7/11	C 2 H 0 5 1
H 0 1 L 27/14		G 0 3 B 3/00	A 4 M 1 1.8
審査請求 有 請求項の数15 O L (全 12 頁) 最終頁に続く			

(21) 出願番号 特願2001-297117(P2001-297117)

(22) 出願日 平成13年9月27日(2001.9.27)

(71) 出願人 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(72) 発明者 高橋 秀和

東京都大田区下丸子3丁目30番2号 キヤ
ノン株式会社内

(74) 代理人 100065385

弁理士 山下 穰平

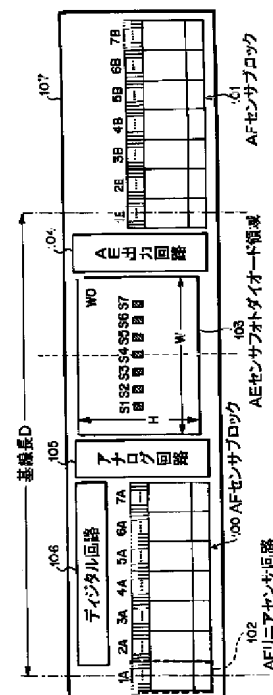
最終頁に続く

(54) 【発明の名称】 測光測距用固体撮像装置及びそれを用いた撮像装置

(57) 【要約】

【課題】 多点測距にするための技術はなく、また、測光機能として逆光状態で適当露出が得られない、測光センサの出力がリニア出力であるので測光範囲が狭い。

【解決手段】 撮影領域の複数の位置に対してオートフォーカスを行う多点測距のための複数の測距用光電変換素子列1A～7A、1B～7B、複数の測距位置をスポット的に測光するためのスポット測光用光電変換素子S1～S7、撮影領域全部を測光するための全体測光用光電変換素子W0を同一半導体基板107上に集積する。



【特許請求の範囲】

【請求項1】 撮影領域中の複数の位置に対してオートフォーカスを行う多点測距のための複数の測距用光電変換素子列、前記複数の測距用光電変換素子列による測距位置をスポット的に測光するための第1の測光用光電変換素子、撮影領域を測光するための第2の測光用光電変換素子が同一半導体基板上に集積されていることを特徴とする測光測距用固体撮像装置。

【請求項2】 前記第2の測光用光電変換素子は、複数の分割されていることを特徴とする請求項1に記載の測光測距用固体撮像装置。

【請求項3】 前記複数の分割された第2の測光用光電変換素子は、画角に応じて選択して使用されることを特徴とする請求項2に記載の測光測距用固体撮像装置。

【請求項4】 前記第1、第2の測光用光電変換素子は、ゼロバイアス状態のpn接合フォトダイオードと、前記フォトダイオードからの光電流を対数圧縮電圧変換出力するための対数圧縮変換手段を有することを特徴とする請求項1～3のいずれか1項に記載の測光測距用固体撮像装置。

【請求項5】 前記測光用光電変換素子は、蓄積時間制御機能を有する手段によって電荷蓄積時間が制御されることを特徴とする請求項1に記載の測光測距用固体撮像装置。

【請求項6】 前記測距用光電変換素子は、撮影する画角に応じて選択して使用されることを特徴とする請求項1に記載の測光測距用固体撮像装置。

【請求項7】 前記測光測距用固体撮像装置は、CMOS回路によって構成されていることを特徴とする請求項1～6のいずれか1項に記載の測光測距用固体撮像装置。

【請求項8】 撮影領域中の複数の位置に対してオートフォーカスを行う多点測距のための複数の測距用光電変換素子列と、前記複数の光電変換素子列による測光位置をスポット的に測光するためのスポット測光用光電変換素子と、撮影領域を測光するための複数の分割された光電変換エリアと、前記スポット測光用光電変換素子及び光電変換エリアの光電流を各々対数圧縮する手段と、前記測距用光電変換素子の蓄積時間を制御する手段と、前記測距用光電変換素子列、スポット測光用光電変換素子及び光電変換エリアの光電変換素子を駆動するためのタイミング発生回路と、基準電位を発生するためのバンドキャップ回路と、半導体基板の温度を監視する温度計回路とが同一半導体基板上に設けられており、前記すべての構成要素がCMOS回路で構成されていることを特徴とする測光測距用固体撮像装置。

【請求項9】 請求項1～8のいずれか1項に記載の測光測距用固体撮像装置と、被写体像を検出する検出領域と、前記検出領域へ光を結像するレンズと、前記測光測距用固体撮像装置からの信号に基づき測距制御及び測光

制御を行う信号処理回路と、を有することを特徴とする撮像装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、測光機能を有するオートフォーカス用固体撮像装置、特に、レンズシャッターコンパクトカメラ等に用いられる測光測距用固体撮像装置及びそれを用いた撮像装置に関するものである。

【0002】

【従来の技術】従来、レンズシャッターコンパクトカメラ用の測光(AE)機能を搭載したオートフォーカス(AF)センサとしては、例えば、米国特許USP5302997に記載されている固体撮像装置がある。この固体撮像装置の概略的平面レイアウト図を図16に示す。同図において、30は測光センサアレイ、32は測光用センサーセグメント、34A～34Dは測光用インナーセグメント、36A～36Dは測光用アウターセグメント、40と42は測距用センサアレイ、441-nと461-nは画素、50はSi半導体基板、HとWは測光領域のサイズ、Dは基線長である。

【0003】本センサは位相差検出による測距を行うため、40と42のリニアセンサが2つ必要となる。画素ピッチをP、測距用の結像レンズの焦点距離をfとすると、測距精度を示すAF敏感度は、

$$AF\text{敏感度} = D \times f / P$$

と表すことができる。現在、このAF敏感度が5000程度の固体撮像装置が実現されている。画素ピッチが10μm程度でレンズ焦点距離が数mmであれば、基線長Dは5mm～8mmとなる。そのため、リニアセンサ40とリニアセンサ42の間に無効領域が存在することになるが、30のAEセンサを設けることにより、半導体基板を有効に使うことが可能となっている。またAEセンサとAFセンサをワンチップにすることにより、カメラの小型化と低価格化の実現にも寄与している。

【0004】

【発明が解決しようとする課題】しかしながら、上記従来のAFセンサでは、測距点が中央の1点のみであり、多点測距にするための技術は述べられていない。また、測光機能として、逆光状態の撮影において適当露出が得られない、測光センサの出力がリニア出力であるため測光範囲が狭いといった欠点があった。

【0005】本発明は、上記従来の問題点に鑑みなされたもので、その目的は、多点測距に対応した測光機能を有する測光測距用固体撮像装置及びそれを用いた撮像装置を提供することにある。

【0006】

【課題を解決するための手段】本発明の目的は、撮影領域中の複数の位置に対してオートフォーカスを行う多点測距のための複数の測距用光電変換素子列、前記複数の測距用光電変換素子列による測距位置をスポット的に測

光するための第1の測光用光電変換素子、撮影領域を測光するための第2の測光用光電変換素子が同一半導体基板上に集積されていることを特徴とする測光測距用固体撮像装置によって達成される。

【0007】また、本発明の目的は、撮影領域中の複数の位置に対してオートフォーカスを行う多点測距のための複数の測距用光電変換素子列と、前記複数の光電変換素子列による測光位置をスポット的に測光するためのスポット測光用光電変換素子と、撮影領域を測光するための複数の分割された光電変換エリアと、前記スポット測光用光電変換素子及び光電変換エリアの光電流を各々対数圧縮する手段と、前記測距用光電変換素子の蓄積時間を制御する手段と、前記測距用光電変換素子列、スポット測光用光電変換素子及び光電変換エリアの光電変換素子を駆動するためのタイミング発生回路と、基準電位を発生するためのバンドキャップ回路と、半導体基板の温度を監視する温度計回路とが同一半導体基板上に設けられており、前記すべての構成要素がCMOS回路で構成されていることを特徴とする測光測距用固体撮像装置によって達成される。

【0008】

【発明の実施の形態】以下、本発明の実施の形態について図面を参照して詳細に説明する。

【0009】（第1の実施形態）図1は本発明の測光測距用固体撮像装置の第1の実施形態を示す平面レイアウト図、図2はその回路ブロック図である。図中100及び101は撮影領域の複数の位置に対してオートフォーカスを行う多点測距のためのAFセンサブロックである。AFセンサブロック100及び101は、それぞれAFリニアセンサ回路102が7つ配列され、AFセンサブロック100のAFリニアセンサ回路を1A～7A、AFセンサブロック101のAFリニアセンサ回路を1B～7Bとして示している。

【0010】103は7個のスポット測光用フォトダイオードS1～S7、全体測光用フォトダイオードW0を含むAEセンサフォトダイオード領域である。また、104はAEセンサの信号処理を行うAE出力回路、105は後述するようにAGC回路等を含むアナログ回路、106はタイミング発生回路等を含むデジタル回路、107はSi基板（Si半導体基板）である。本実施形態では、Si基板107上にAFセンサブロック100、101、AFセンサフォトダイオード領域103、AE出力回路104、アナログ回路105、デジタル回路106が集積化されている。ここで、Dは基線長、HとWは測光領域の垂直と水平方向の長さを示している。

【0011】AFセンサブロック100及び101は、前述のように各々AFリニアセンサ回路1A～7A、1B～7Bから成っている。図3はAFリニアセンサ回路のブロック図、図4はその具体的な回路図の例を示す。

図3と図4に示すCMOSリニア型AFセンサは、先に本願出願人より特開2000-180706号で提案した回路である。

【0012】まず、図3に示すようにA像（基準部）はAFリニアセンサ1A～7A、B像（参照部）はAFリニアセンサ1B～7Bに対応している。A像、B像にそれぞれ対応してフォトダイオードアレイ、センサアンプアレイ、ノイズ除去回路アレイ、最大値検出回路アレイ、ノイズ除去回路アレイ、信号出力回路アレイ、シフトレジスタが設けられている。

【0013】フォトダイオードアレイは光電変換を行うpn接合フォトダイオード、センサアンプアレイはフォトダイオードの光電変換信号を増幅する差動増幅回路、最大値検出回路アレイは差動増幅回路からの信号の最大値を検出するための回路、信号出力回路アレイ（最小値検出回路アレイ）は差動増幅回路からの信号の最小値を検出するための回路（またはセンサ信号を増幅して出力する回路）、シフトレジスタアレイ（走査回路）はセンサ信号をシリアル出力するための回路である。これらの図3に示す構成要素については図4の回路で詳細に説明する。なお、図4において説明する最大値検出回路、最小値検出回路は各々図3のノイズ除去回路アレイを含んでいる。

【0014】ここで、本実施形態においては、AFセンサ1Aと1B、2Aと2B、3Aと3B、4Aと4B、5Aと5B、6Aと6B、7Aと7Bの対により位相差検出による測距を行う。図2の水平リニアセンサ1A～7Aは図1のAFセンサブロック1A～7A、水平リニアセンサ1B～7BはAFセンサブロック1B～7Bに対応する。この1A～7Aと1B～7Bの各対による位相差検出値が各々AGC回路1～7に出力される。

【0015】次に、図4のAFセンサの回路について説明する。図中1は光電変換を行うpn接合フォトダイオード、2はフォトダイオードの電位をVRESにリセットするリセット用MOSトランジスタ、3は差動増幅器であり、これらのフォトダイオード1、リセット用MOSトランジスタ2、差動増幅器3で1つの光電変換画素21が構成されている。4はクランプ容量、5はクランプ電位を入力するためのMOSスイッチであり、4と5でクランプ回路が構成されている。6～9はスイッチ用MOSトランジスタ、10は最大値検出用差動増幅器、11は最小値検出用差動増幅器であり、それぞれの差動増幅器は電圧フォロウ回路を構成している。12は最大値出力用MOSスイッチ、13は最小値出力用MOSスイッチ、14はOR回路、15は走査回路、16、17は定電流用MOSトランジスタである。最大値検出回路用には最終段がnMOSのソースフォロウ回路、最小値検出回路用には最終段がpMOSのソースフォロウ回路となっている。20は画素からの信号が出力される共通出力線である。

【0016】本回路構成において、最大値検出回路と最小値検出回路の前段にフィードバック型のノイズクランプ回路を設けることにより、フォトダイオードで発生するリセットノイズと、センサアンプ、最大値検出回路、最小値検出回路で発生するF P Nの除去が可能となっている。また、最終出力段にソースフォロウ形式である電圧フォロウ回路が画素毎に設けられ、最小値出力時には各電圧フォロウの出力段の定電流源をオフにして、定電流源に接続された出力線に共通接続することにより、映像信号の最小値を得ることができる。また、映像信号出力時には、各電圧フォロウの出力段の定電流源をオンにして、各電圧フォロウ回路を順次、出力線に接続することにより、シリアルな映像信号を得ることができる。この動作により、最小値検出回路と信号出力回路が兼用となるため、チップの小型化が可能となる。

【0017】次に、AEセンサフォトダイオード領域103は全体測光用フォトダイオードW0と7個のスポット測光用フォトダイオードS1～S7によって構成されている。AE出力回路104はフォトダイオードからの光電流を対数圧縮出力する回路を含んでいる。図2のAE出力回路104内のAEリニアセンサ回路S1～S7、AEリニアセンサ回路W0はそれぞれフォトダイオードS1～S7、W0に対応して設けられ、各々フォトダイオードS1～S7、W0の光電流を対数圧縮出力する。

【0018】図5はフォトダイオードS1～S7及びW0を含むAEリニアセンサ回路の具体的な回路図を示す。これは、図2のAEリニアセンサ回路S1～AEリニアセンサ回路S7、AEリニアセンサ回路W0に対応する。同図において、108はCMOSオペアンプ、109はp n接合フォトダイオード、110はp n接合ダイオードである。p n接合フォトダイオード109の両端の電位は基準電位V_bになるため、両端間の電位はゼロバイアス状態となる。従って、空乏層の広がりが増え、空乏層からの暗電流の発生が増えられる。フォトダイオード109で発生した光電流がダイオード110を流れることにより、電流電圧変換される。この時、ダイオードの電流電圧特性により、次式に従う対数変換出力が行われる。

【0019】

【数1】

$$V_{out} = V_c + \frac{kT}{q} \ln \frac{I_p}{I_s}$$

ここで、kはボルツマン定数、Tは絶対温度、qは素電荷量、I_pは光電流、I_sはダイオードの逆方向飽和電流である。実際にはI_sバラツキによる特性変動を抑えるためのI_s補正回路(図2参照)が必要となる。I_s補正回路の出力は信号増幅回路で増幅され、ディジタル回路106へ出力される。

【0020】また、アナログ回路105は、各AFセン

サの蓄積時間を制御するためのオートゲインコントロール(AGC)回路1～7、基準電位を発生するための基準電位発生回路(バンドギャップ回路)、センサ回路に必要なVRESやVGR等の中間電位を発生するための中間電位発生回路、信号を増幅して外部に出力するための信号増幅回路から成っている。各AFセンサは電荷蓄積型光電変換素子である。また、前述の基準電位はAFセンサのリセット電位やクランプ電位を決めるのに必要な基準電位である。

【0021】図6はCMOS回路構成のバンドギャップ回路の一例を示す。D0、D1はダイオード、R0～R1は抵抗器、108はオペアンプである。このような構成により、p n接合ダイオード又はNPNトランジスタとCMOSオペアンプ108のみでバンドギャップ回路が構成できる。

【0022】ディジタル回路106は、センサを駆動するためのタイミング発生回路(TG)、外部マイクロコンピュータとの通信を行うためのI/O回路、各信号を選択して外部へ出力するためのマルチプレクサ(MPX)から成っている。なお、全体測光用フォトダイオードW0は撮影領域の全体を測光しているが、撮影領域の一部を測光する構成であってもよい。これは、後述する他の実施形態の場合も同様である。

【0023】図7は本実施形態のAEセンサにおける測光領域とAFセンサにおける測距領域の光学的な位置関係を示す図である。本実施形態において、7つの測距点と7つのスポット測光エリアの位置が完全に対応していることが特徴である。更に、部分的な測光領域のみでなく、撮影領域の全体の測光を行う測光センサを備えていることも特徴としている。本実施形態では、このように全体測光とスポット測光を行って、それぞれの測光値を比較演算することで被写体が順光状態であるか逆光状態であるかを判別することが可能となる。例えば、スポット測光値が全体測光値よりも低い場合は逆光状態であり、同等であれば順光状態と判別できる。また、全ての測距位置に対応したスポット測光が可能であるため、被写体が画面中央に存在しなくても逆光検知が可能となる。

【0024】また、本実施形態において、それぞれのAEセンサとAFセンサはCMOS回路のみの構成であるため、CMOSプロセスのみで製造可能である。更に、各種のCMOS回路(アナログ、ディジタル)のオンチップ化との整合性も良いため、各種周辺回路オンチップによるインテリジェント化も同時に可能である。このように本実施形態では、逆光検知AE機能搭載多点測距型AFセンサを実現できる。なお、本発明はCMOSセンサのみならず、例えば、CCD、BASIS、SIT、CMD、AMI等にも応用可能である。

【0025】(第2の実施形態)図8は本発明の測光測距用固体撮像装置の第2の実施形態を示す平面レイアウト

ト図である。第1の実施形態では、7点測距に対応したレイアウトを示したが、本実施形態では図8に示すように測距点を減らして5点測距に対応したレイアウトにしている。その他の構成は第1の実施形態と同様である。

【0026】このように7点測距を5点測距にすることによって更なるチップの小型化が実現可能となる。当然、更なる小型化のために図9に示すように3点測距タイプにしても良い。本実施形態では、測距点を減らすことによって更に低コストであるAE機能搭載多点AFセンサを実現できる。

【0027】(第3の実施形態)図10は本発明の第3の実施形態を示す平面レイアウトである。第1、第2の実施形態において測距点对应したスポット測光用AEセンサと全体測光用AEセンサを有していたが、本実施形態では全体測光用のAEセンサを複数に分割したことを特徴とする。即ち、AEセンサフォトダイオード領域103をW1~W4、M1~M4、T1に分割している。AEセンサフォトダイオード領域を複数に分割することにより、更なる測光精度の向上を実現できる。また、これは3倍以上のズーム倍率の高いカメラに用いる場合、特に有効となる。図11は、全体測光用AEセンサを複数に分割した場合の各ズーム領域(広角域、標準域、望遠域)で使用するAEセンサとAFセンサの例を示す。

【0028】図11(a)は広角領域撮影の場合を示す。広角域では全てのAEセンサ(16領域)とAFセンサ(7点)を用いて測光と測距を行う。図11(b)は標準域撮影の場合を示す。標準域ではS2~S6、M1~M4、T1のAEセンサ(10領域)と2A~6A(2B~6B)のAFセンサ(5点)を用いて測光と測距を行う。図11(c)は望遠域撮影の場合を示す。望遠域ではS3~S5、T1のAEセンサ(4領域)と3A~5A(3B~5B)のAFセンサ(3点)を用いて測光と測距を行う。

【0029】高倍率ズームコンパクトカメラにおいて本センサを用いた場合、各ズーム領域に応じて多分割AEと多点AFのエリアを使い分けることにより、きめ細かい測光が可能となる。本実施形態においては、測光精度が向上した逆光検知AE機能搭載の多点AFセンサを実現できる。

【0030】(第4の実施形態)図12は本発明の第4の実施形態を示す図である。第4の実施形態では、AEセンサの他の実施形態を示す。本実施形態では、対数圧縮のためにNMOSTランジスタ111を用いていることを特徴とする。このような構成により、図5に示す対数圧縮用のPN接合ダイオード110が不要となり、MOSTランジスタだけで対数圧縮信号が得られる。なお、図12においてMOSTランジスタ111を用いている以外は図5と同様である。

【0031】(第5の実施形態)図13は本発明の第5

の実施形態を示す回路ブロック図である。本実施形態では、チップ温度を監視するためのCMOS回路構成の温度計回路をアナログ回路105内に設けたことを特徴とする。図14は温度計回路の一例を示す。この回路はPN接合の内蔵電圧の温度特性(約 $-2\text{mV}/^{\circ}\text{C}$)を利用した回路であり、pn接合ダイオード112による温度を次段のCMOS増幅回路113により、 $R2/R1$ 倍のゲインを掛けて外部へ出力する。温度計回路によりチップの温度を測定することで、センサの暗電流補正のデータとして用いることができる。それにより、更なる高精度な測光性能と測距性能の実現が可能となる。なお、図14の114は定電流回路を示す。また、図13においてAE出力回路104は、AE回路W1~W4、AE回路M1~M4、AE回路T1を含んでおり、第3の実施形態の固体撮像装置に対応している。

【0032】本実施形態においては、AEセンサ、AFセンサ、TG、I/Oと各種の回路がオンチップされたCMOSプロセスで製造可能な測光測距用固体撮像装置を実現することが可能である。また、本実施形態では、温度計回路を内蔵しているため、高温時や低温時においても測光性能と測距性能の性能低下が少ない測光測距用固体撮像装置を実現できる。

【0033】(第6の実施形態)次に、以上の実施形態で説明した測光測距固体撮像装置を用いた撮像装置について説明する。図15は本発明の測光測距用固体撮像装置をレンズシャッターデジタルコンパクトカメラに用いた場合の一実施形態を示すブロック図である。図15において、201はレンズのプロテクトとメインスイッチを兼ねるバリア、202は被写体の光学像を固体撮像素子204に結像するレンズ、203はレンズ202を通った光量を可変するための絞、204はレンズ202で結像された被写体を画像信号として取り込むための固体撮像素子である。

【0034】また、205は以上の実施形態で説明した測光測距用固体撮像装置である。例えば、図1、図2の実施形態のものをを用いるものとする。206は固体撮像素子204や測光測距用固体撮像装置205から出力される画像信号、測光信号、測距信号をアナログーデジタル変換するA/D変換器、208はA/D変換器207より出力された画像データに各種の補正を行ったりデータを圧縮する信号処理部、209は固体撮像素子204、撮像信号処理回路206、A/D変換器207、信号処理部208等に各種タイミング信号を出力するタイミング発生部、210は各種演算とカメラ全体を制御する全体制御・演算部、211は画像データを一時的に記憶するためのメモリ部である。

【0035】更に、212は記録媒体に記録または読み出しを行うためのインターフェース部、213は画像データの記録または読み出しを行うための半導体メモリ等の着脱可能な記録媒体、214は外部コンピュータ等と

通信するためのインターフェース部である。

【0036】次に、このようなレンズシャッターデジタルコンパクトカメラの撮影時の動作について説明する。バリア201がオープンされるとメイン電源がオンされ、次にコントロール系の電源がオンし、更にA/D変換器207等の撮像素子回路の電源がオンされる。次いで、露光量を制御するために全体制御・演算部210は絞り203を開放にし、測光測距用固体撮像素子205のAEセンサから出力された信号がA/D変換器207で変換された後、信号処理部208に入力され、そのデータを基に露出の演算を全体制御・演算部210で行う。

【0037】この測光を行った結果により明るさを判断し、その結果に応じて全体制御・演算部210は絞り203を調節する。また、測光測距用固体撮像素子205のAFセンサから出力された信号をもとに前述のような位相差検出により被写体までの距離の演算を全体制御・演算部210で行う。その後、レンズ202を駆動して合焦か否かを判断し、合焦していないと判断した時は再びレンズ202を駆動して測距を行い、オートフォーカス制御を行う。

【0038】次いで、合焦が確認された後に本露光が始まる。露光が終了すると、固体撮像素子204から出力された画像信号はA/D変換器207でA-D変換され、信号処理部208を通り全体制御・演算部210によりメモリ部211に書き込まれる。その後、メモリ部211に蓄積されたデータは全体制御・演算部210の制御により記録媒体制御I/F部212を通り着脱可能な記録媒体213に記録される。また、外部I/F部214を通り直接コンピュータ等に入力してもよい。なお、本発明の測光測距用固体撮像素子装置はデジタルコンパクトカメラだけでなく、銀塩カメラ等にも使用できる。

【0039】

【発明の効果】以上説明したように本発明によれば、撮影領域中の多点測距のための複数の測距用光電変換素子列、複数の測距位置をスポット的に測光する第1の測光用光電変換素子、撮影領域を測光する第2の測光用光電変換素子を同一半導体基板上に集積することにより、高性能なAE機能と多点AF機能を有する固体撮像素子装置を1チップで実現できる。従って、本発明の測光測距用固体撮像素子装置をレンズシャッターコンパクトカメラ等に用いることにより、小型化、高性能化、低価格化を実現することができる。また、スポット測光と全体（又は一部）測光を行い、それぞれの測光値を比較演算することにより、順光状態であるのか、逆光状態であるのかを判別することができる。

【図面の簡単な説明】

【図1】本発明の測光測距用固体撮像素子装置の第1の実施形態を示す平面レイアウト図である。

【図2】本発明の第1の実施形態を示す回路ブロック図

である。

【図3】第1の実施形態のAFリニアセンサ回路を示すブロック図である。

【図4】第1の実施形態のAFリニアセンサ回路を示す回路図である。

【図5】第1の実施形態のAEセンサを示す回路図である。

【図6】第1の実施形態のバンドギャップ回路を示す図である。

【図7】第1の実施形態の測距位置とスポット測光位置の光学的な位置関係を示す図である。

【図8】本発明の第2の実施形態を示す平面レイアウト図である。

【図9】第2の実施形態の5点測距を3点測距にした場合の実施形態を示す平面レイアウト図である。

【図10】本発明の第3の実施形態を示す平面レイアウト図である。

【図11】第3の実施形態における撮影領域と使用センサの関係を説明する図である。

【図12】本発明の第4の実施形態におけるAEリニアセンサを示す図である。

【図13】本発明の第5の実施形態を示すブロック図である。

【図14】第5の実施形態における温度計回路を示す図である。

【図15】本発明の測光測距用固体撮像素子装置を用いた場合の撮像素子装置の一実施形態を示すブロック図である。

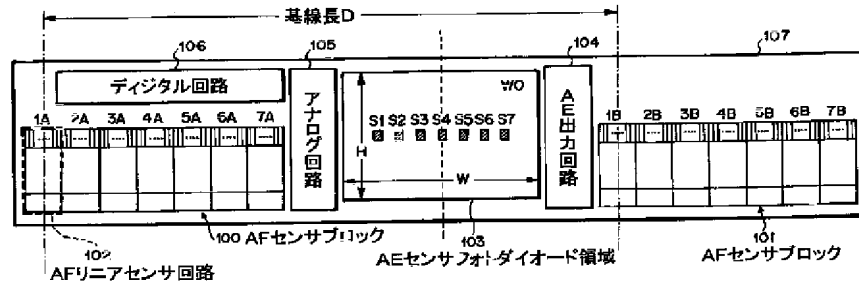
【図16】従来例のオートフォーカスセンサを示す図である。

【符号の説明】

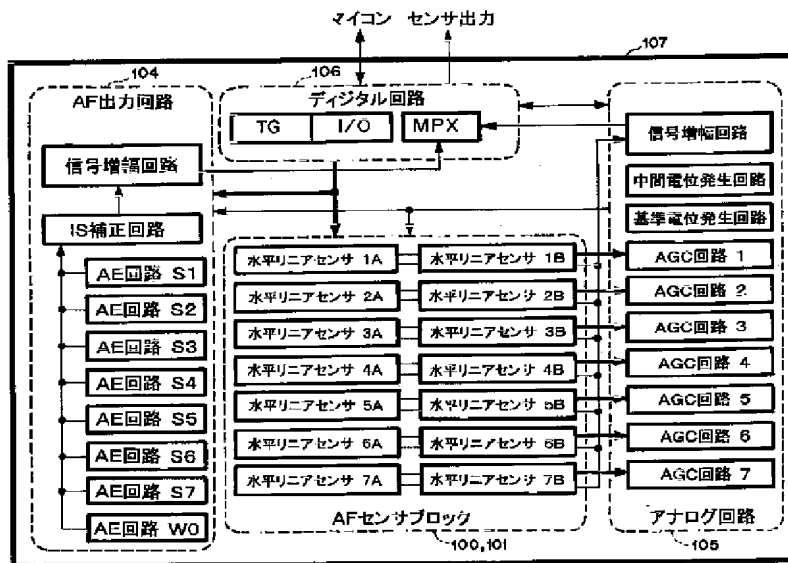
- 1 p nフォトダイオード
- 2 リセットMOSトランジスタ
- 3 CMOS差動増幅器
- 4 クランプ容量
- 5～9 MOSスイッチ
- 10 最大値検出用差動増幅器
- 11 最小値検出用差動増幅器
- 12, 13 MOSスイッチ
- 14 OR回路
- 15 走査回路
- 16, 17 定電流MOSトランジスタ
- 100, 101 AFセンサブロック
- 102 AFリニアセンサ回路
- 103 AFセンサフォトダイオード領域
- 104 AE出力回路
- 105 アナログ回路
- 106 デジタル回路
- 107 Si半導体基板
- 108 CMOSオペアンプ
- 109 p n接合フォトダイオード

110 pn接合ダイオード

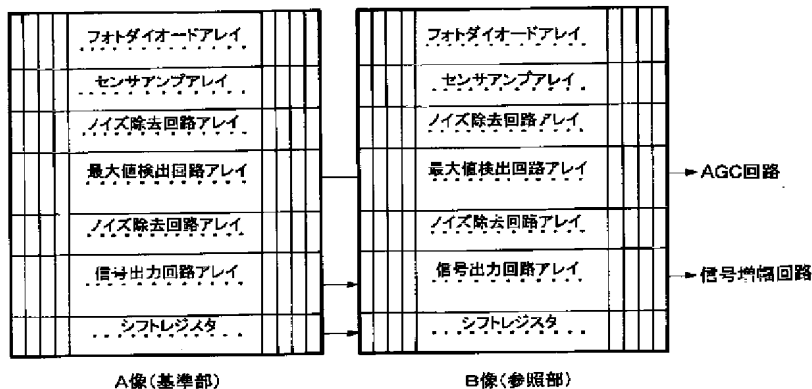
【図1】



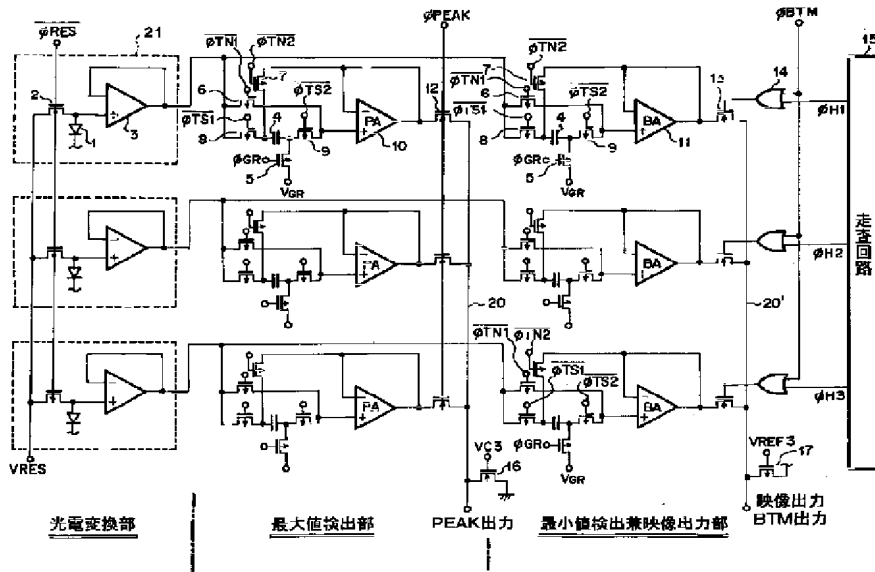
【図2】



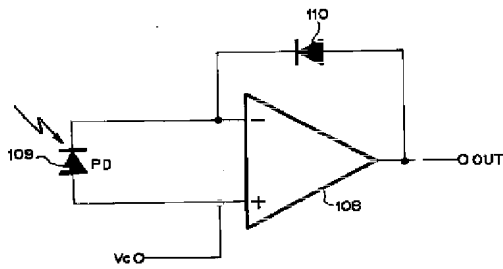
【図3】



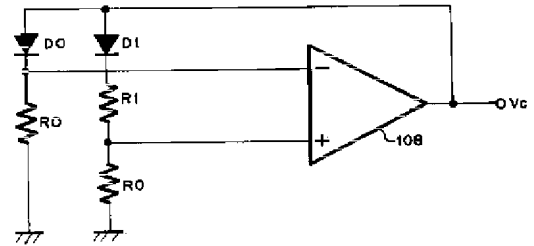
【図4】



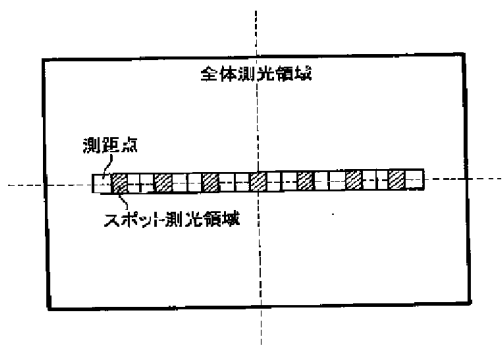
【図5】



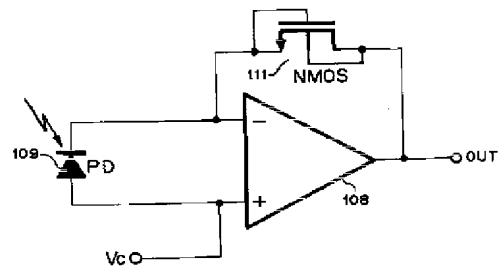
【図6】



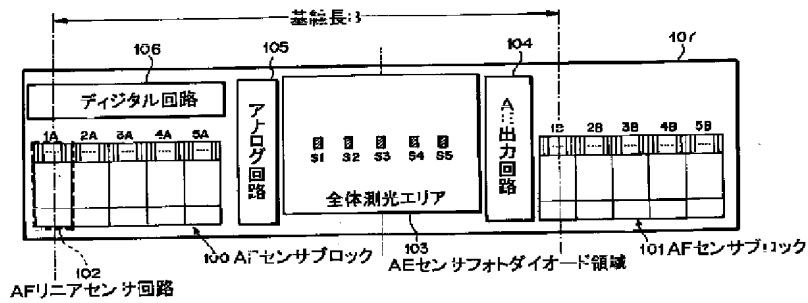
【図7】



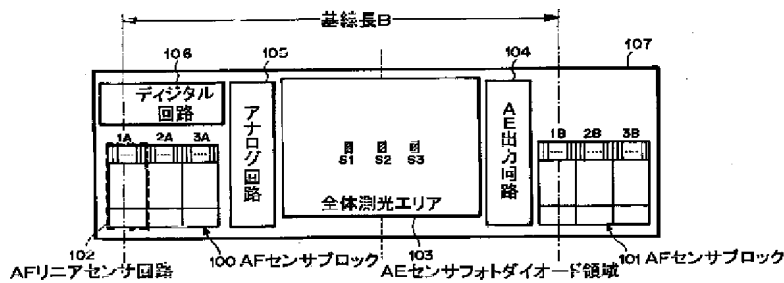
【図12】



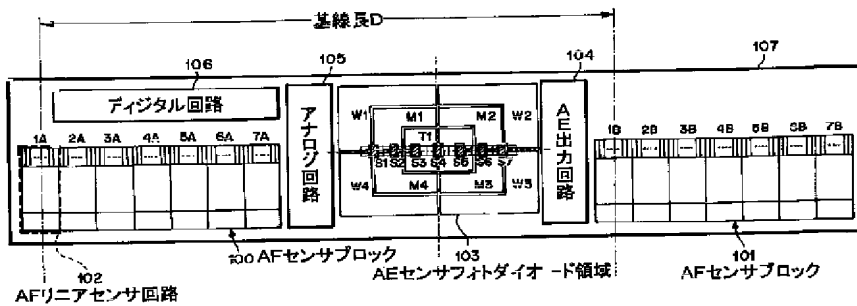
【図8】



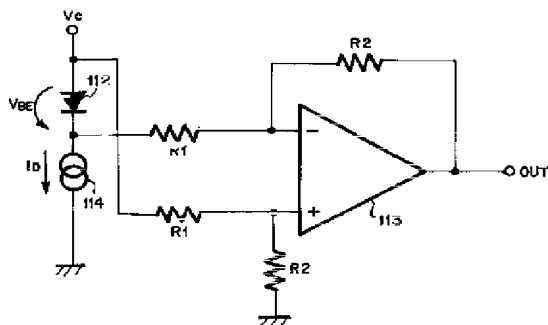
【図9】



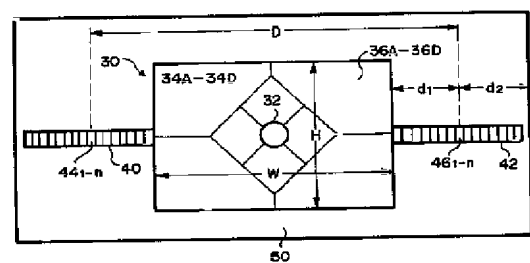
【図10】



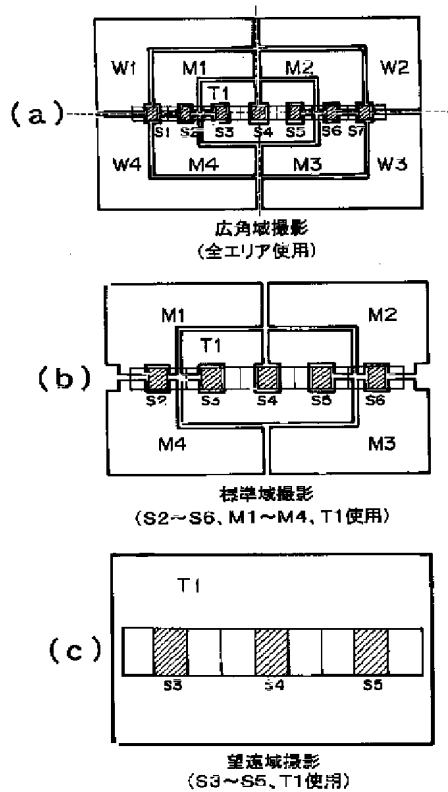
【図14】



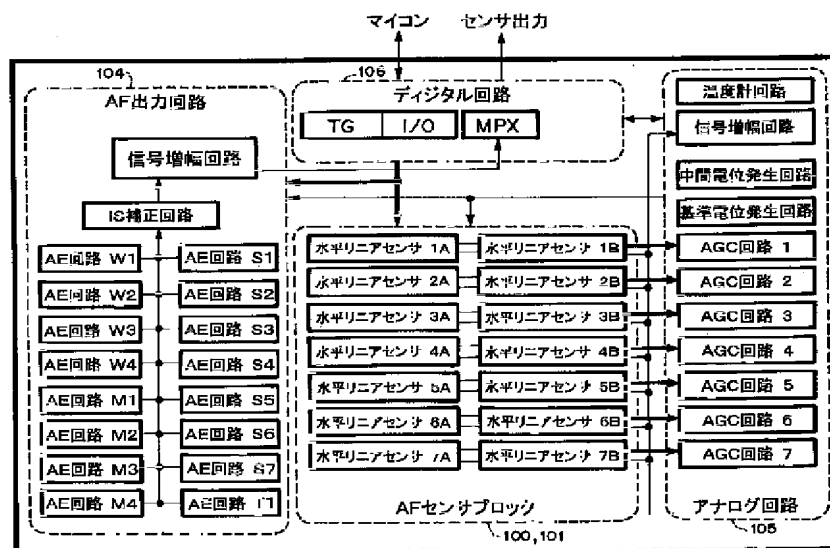
【図16】



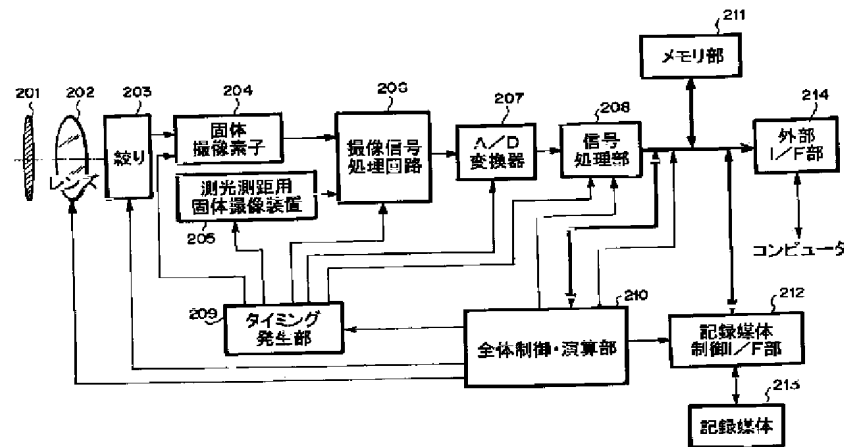
【図11】



【図13】



【図15】



【手続補正書】

【提出日】平成14年8月1日(2002.8.1)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正内容】

【特許請求の範囲】

【請求項1】 撮影領域内の複数の位置に対してオートフォーカスを行う多点測距のための複数の測距用光電変換素子、前記測距用光電変換素子による測距位置をスポット的に測光するための第1の測光用光電変換素子、撮影領域を測光するための第2の測光用光電変換素子が同一半導体基板上に集積されていることを特徴とする測光測距用固体撮像装置。

【請求項2】 前記測距用光電変換素子は、ラインセンサであることを特徴とする請求項1に記載の測光測距用固体撮像装置。

【請求項3】 前記測距用光電変換素子は、複数のラインセンサからなることを特徴とする請求項2に記載の測光測距用固体撮像装置。

【請求項4】 前記第2の測光用光電変換素子は、複数の分割されていることを特徴とする請求項1～3のいずれか1項に記載の測光測距用固体撮像装置。

【請求項5】 前記複数の分割された第2の測光用光電変換素子は、画角に応じて選択して使用されることを特徴とする請求項4に記載の測光測距用固体撮像装置。

【請求項6】 前記第1、第2の測光用光電変換素子は、ゼロバイアス状態のpn接合フォトダイオードと、前記フォトダイオードからの光電流を対数圧縮電圧変換出力するための対数圧縮変換手段を有することを特徴と

する請求項1～5のいずれか1項に記載の測光測距用固体撮像装置。

【請求項7】 前記測距用光電変換素子は、撮影する画角に応じて選択して使用されることを特徴とする請求項1～3のいずれか1項に記載の測光測距用固体撮像装置。

【請求項8】 前記測光測距用固体撮像装置は、CMOS回路によって構成されていることを特徴とする請求項1～7のいずれか1項に記載の測光測距用固体撮像装置。

【請求項9】 前記測距用光電変換素子と前記測光用光電変換素子との間に、アナログ回路もしくはAE出力回路が少なくとも一つ設けられていることを特徴とする請求項1に記載の測光測距用固体撮像装置。

【請求項10】 前記アナログ回路は、AGC回路を含むことを特徴とする請求項9に記載の測光測距用固体撮像装置。

【請求項11】 前記AE出力回路は、AEセンサの信号処理を行うことを特徴とする請求項9に記載の測光測距用固体撮像装置。

【請求項12】 デジタル回路が同一半導体基板上に集積されていることを特徴とする請求項1に記載の測光測距用固体撮像装置。

【請求項13】 前記第1の測光用光電変換素子及び第2の測光用光電変換素子の光電流を各々対数圧縮する手段と、前記測距用光電変換素子の蓄積時間を制御する手段と、前記測距用光電変換素子列、前記第1の測光用光電変換素子及び前記第2の測光用光電変換素子を駆動するためのタイミング発生回路と、基準電位を発生するためのバンドキャップ回路と、半導体基板の温度を監視す

る温度計回路とが同一半導体基板上に設けられていることを特徴とする請求項 1 に記載の測光測距用固体撮像装置。

【請求項 1 4】 前記すべての構成要素が CMOS 回路で構成されていることを特徴とする請求項 1 3 に記載の測光測距用固体撮像装置。

【請求項 1 5】 請求項 1 ～ 1 4 のいずれか 1 項に記載の測光測距用固体撮像装置と、被写体像を検出する検出領域と、前記検出領域へ光を結像するレンズと、前記測光測距用固体撮像装置からの信号に基づき測距制御及び測光制御を行う信号処理回路と、を有することを特徴とする撮像装置。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】 0 0 0 6

【補正方法】変更

【補正内容】

【 0 0 0 6 】

【課題を解決するための手段】本発明の目的は、撮影領

域内の複数の位置に対してオートフォーカスを行う多点測距のための複数の測距用光電変換素子、前記測距用光電変換素子による測距位置をスポット的に測光するための第 1 の測光用光電変換素子、撮影領域を測光するための第 2 の測光用光電変換素子が同一半導体基板上に集積されていることを特徴とする測光測距用固体撮像装置によって達成される。

【手続補正 3】

【補正対象書類名】明細書

【補正対象項目名】 0 0 0 7

【補正方法】変更

【補正内容】

【 0 0 0 7 】また、本発明の目的は、上記測光測距用固体撮像装置と、被写体像を検出する検出領域と、前記検出領域へ光を結像するレンズと、前記測光測距用固体撮像装置からの信号に基づき測距制御及び測光制御を行う信号処理回路と、を有することを特徴とする撮像装置によって達成される。

フロントページの続き

(51)Int. Cl. ⁷	識別記号	F I	(参考)
H 0 1 L 27/146		H 0 1 L 27/14	A 5 C 0 2 4
H 0 4 N 5/335			K

F ターム(参考) 2F112 AC03 BA03 CA02 DA28 DA32
 2H002 DB01 DB04
 2H011 BA23 BB02 DA00
 2H051 BA17 CB21 CB29 CE11 DA09
 EB03 EB13
 4M118 AA10 AB01 BA14 CA03 FA08
 5C024 BX01 CY17 EX11 EX21 GY31